

超低溫微波退火應用於超淺接面與P-MOS元件

李文熙*、蔡明翰、吳騏廷、胡邵喻

國立成功大學電機工程研究所

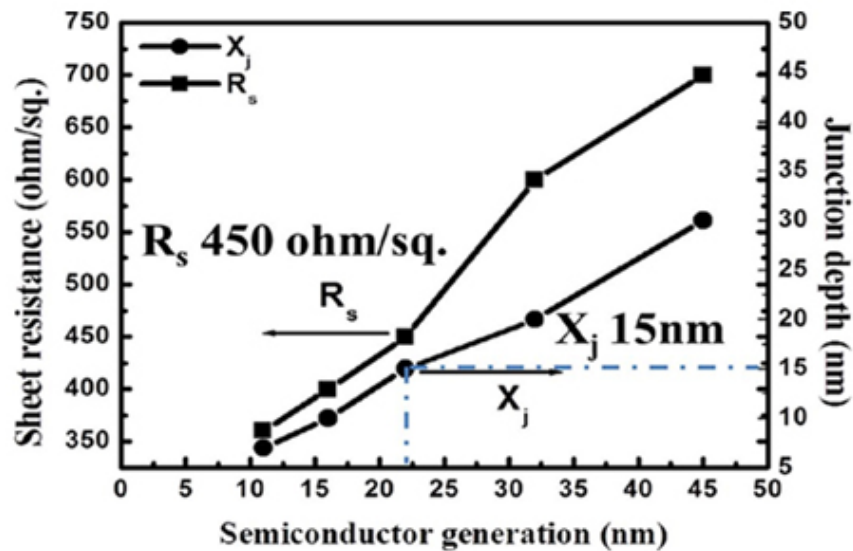
leewen@mail.ncku.edu.tw

International Journal of Nanotechnology, 2015 Vol.12, No.1/2, pp.27 - 37

此論文探討低能量離子佈植與微波退火應用在超淺接面製程上。兩階段的微波退火應用於矽晶圓佈植硼離子時的恢復與活化。在第一階段退火，2.4千瓦的高功率微波退火用於非晶層的重新成長成結晶矽層，且增強微波退火能量的吸收。重新成長結晶矽層後，第二階段，使用0.6千瓦的低功率微波退火來活化佈植的硼。二次離子質譜儀(SIMS)分析顯示此接面濃度在 5×10^{18} 時深度為13.5nm，此能滿足20nm 之VLSI製程。



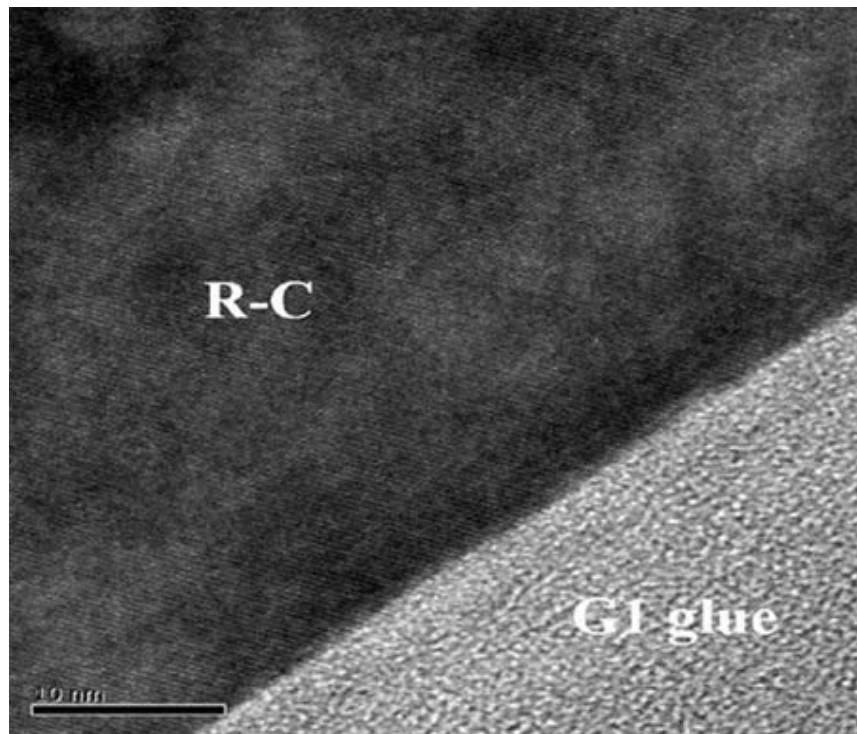
隨著閘極長度縮小，接面深度也必須縮小，片電阻值也需隨之減少。圖一為電流趨勢與半導體節點世代的關係圖。為了達到小尺寸元件，其中一個比較困難的部分是在源/汲極區超淺接面的退火，特別是快速暫態擴散(transient enhanced diffusion, TED)和反活化[1,2]。



圖一、半導體節點世代與片電阻值、接面深度關係圖

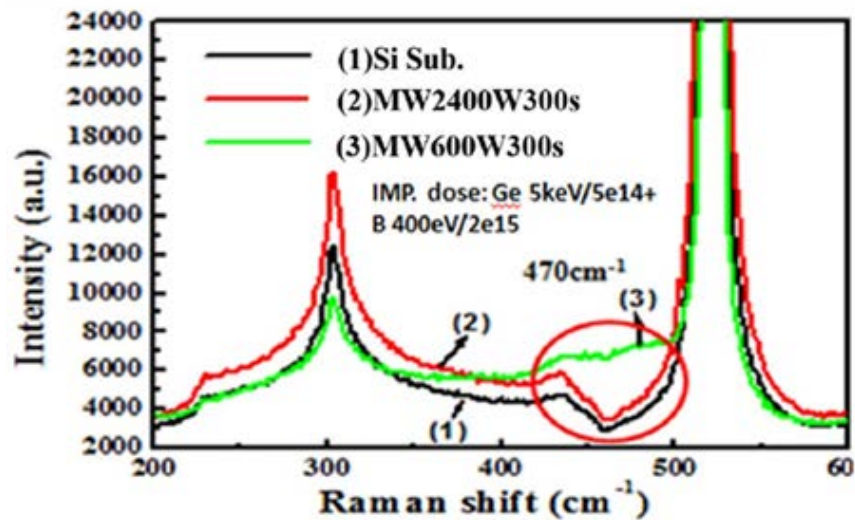
固態磊晶成長(Solid-phase epitaxial regrowth, SPER)在修復缺陷上是必須的，而缺陷則是在離子佈植過程中產生。前人研究指出使用微波退火應用於重新成長非晶層中，功率和時間的條件與所用的摻雜類型和濃度有關。在此情況下，使用微波功率為2400瓦(約500°C 5.8 GHz)。圖二為佈植後退火2400瓦300秒的穿透式電子顯微鏡截面影像。

退火前，因離子佈植所造成的損壞，形成非晶矽層(amorphous silicon layer (a-layer))約為35.14nm。微波退火2400瓦300秒後，非晶矽層重新成長成結晶矽層

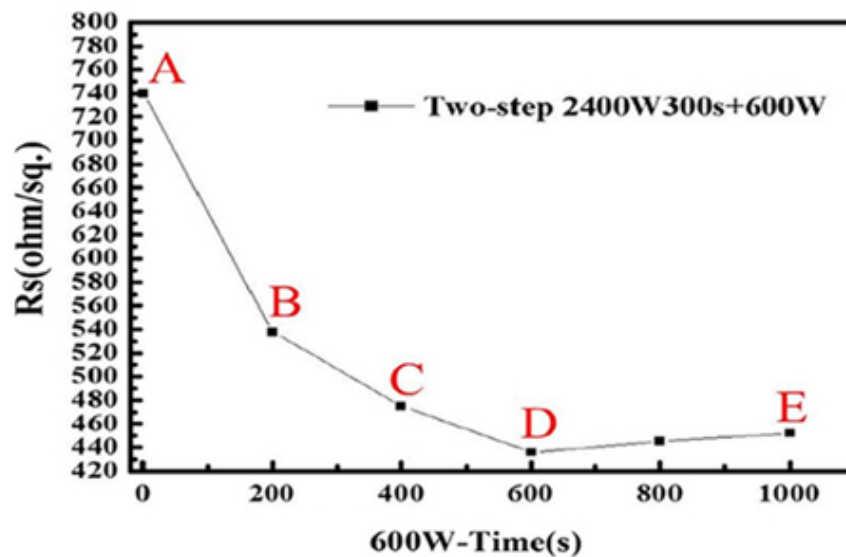


圖二、微波退火2400瓦300秒後的非晶層厚度在穿透式電子顯微鏡的截面影像

離子佈植且微波退火完的樣品使用拉曼光譜分析特性，發現到未佈植退火的樣品(Si Sub)與佈植後微波退火2400瓦300秒樣品的光譜幾乎一致。相對來說，佈植後微波退火600瓦300秒樣品的光譜在 470cm^{-1} 的地方無明顯的波峰。此現象顯示，較有效率的方式為使用高功率退火來重新成長結晶矽，如圖三所示。



圖三、Si Sub和微波退火2400W 300s, 600W 300s的拉曼光譜



圖四、兩階段退火後的片電阻值

圖四為退火後的片電阻值，微波退火2400瓦300秒的片電阻值約為740 Ω/sq ，對於符合現今製程的要求片電阻值為(約500 Ω/sq)來說仍太高。高阻值源自於低活化程度，退火後樣品的片電阻值隨著退火時間而增加。此結果顯示在傳統加熱退火中常有反活化現象的產生。第一階段2400W300s退火和第二階段600W600s退火後，最低的片電阻值為436 Ω/sq 。當第二階段退火時間超過600秒後，片電阻值因反活化現象而緩慢上升。表1為霍爾量測的結果並與圖四相對應。兩階段微波退火後，載子濃度隨著退火時間增加，直到600秒。

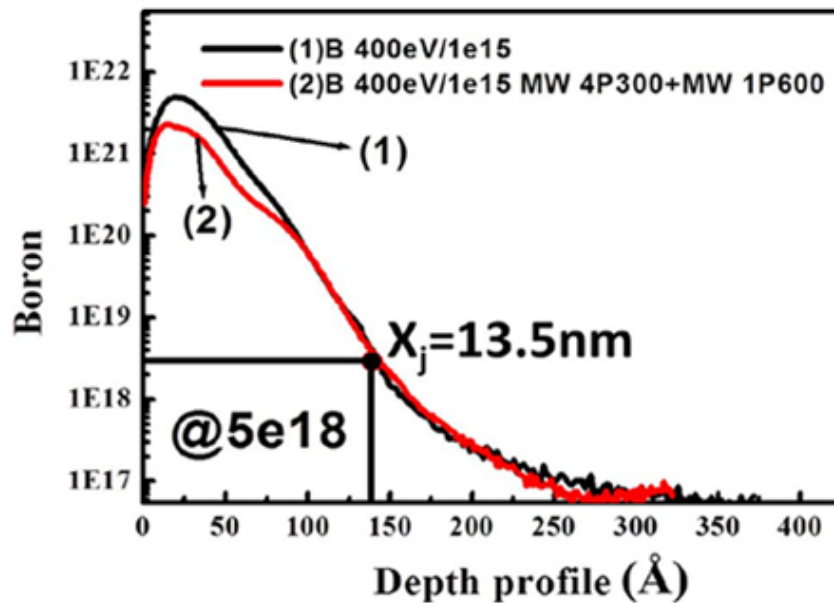
表一、不同退火條件的霍爾量測

<i>Remark</i>	<i>Annealing</i>	<i>Resistivity</i>	<i>Mobility (μ)</i>	<i>Concentration (n)</i>
A	2400W300s	6.27E+02	3.87E+00	3.67E+15
B	2400W300s+600W200s	4.03E+02	4.28E+00	5.72E+15
C	2400W300s+600W400s	3.98E+02	4.19E+00	5.92E+15
D	2400W300s+600W600s	3.65E+02	4.13E+00	6.47E+15
E	2400W300s+600W1000s	4.72E+02	2.83E+00	5.54E+15

由片電阻值結果顯示，兩階段的微波退火有助於活化程度的提高。若只有單一階段微波退火很難同時達到SPER和活化，而沒有反活化。兩階段微波退火提供一方式同時有效率地SPER和活化。

圖五為佈植退火後硼的SIMS分佈曲線，接面深度為13.5nm(濃度@5e18)。

兩階段微波退火對於擴散的控制能有效滿足現今元件製程，接面深度應小於15nm。在此曲線中，佈植完樣品的擴散深度與佈植完微波退火樣品的擴散深度相似，此結果顯示，在微波退火後幾乎沒有硼的擴散產生。



圖五、佈植後兩階段微波退火前後硼的SIMS圖

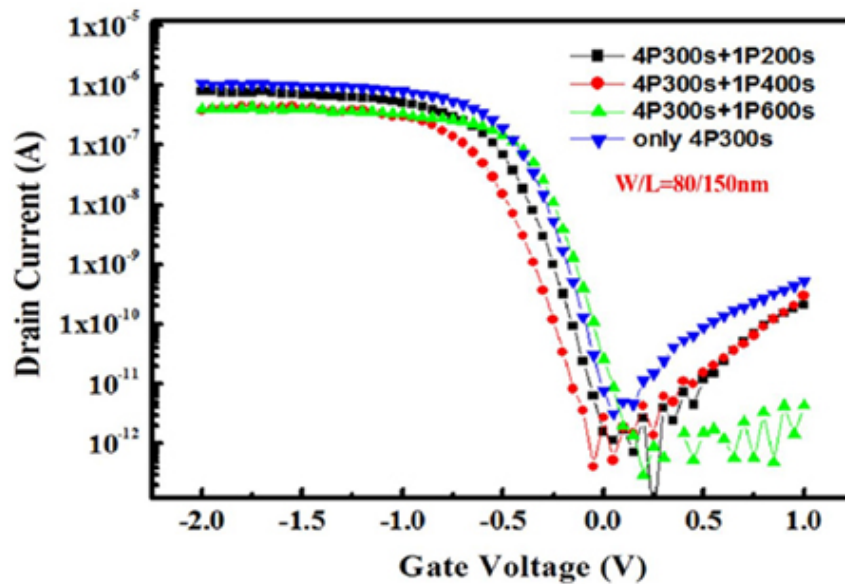
圖6為P-MOS元件在 V_{ds} 偏壓 (-0.05V) 的傳遞特性。由此圖可知，當柵極電壓改變時，倒置層通道的大小也將改變，因此該測定方法可用來觀察開關元件的操作和電壓比的開關電流值。電流開/關比 (I_{on}/I_{off}) 大於 2×10^6 ($V_{ds} = -0.05\text{V}$)，表示兩步驟MWA是能夠達到有效的活化程度。

表2為S.S及在不同微波退火條件下 I_{on}/I_{off} 比和 V_{th} 值。此元件經兩步驟MWA (3200W300秒+600W600秒) 時具有最低的 V_{th} 值。其也具有最低的S.S，表示此元件有最佳的sub-threshold電流控制能力。在這四個條件中，最大的 I_{on}/I_{off} 比為 2.203×10^6 ，最小為 2.024×10^6 。此四個條件的 I_{on}/I_{off} 比之間並無顯著差異。然而，從ID-VG圖形可看出兩步驟MWA方式有更好的控制漏電流能力。在關閉狀態下的單步驟MWA方式會導致更多的漏電流，和柵極感應漏電流的發生。相反地，兩步驟MWA方式導致小的截止狀態漏電流，並有顯著的開路電流產生。由此可見，離子佈值對元件的活化有良好的效果，且有效地降低了漏電流，提高開路電流。

由表2的結果顯示，兩步驟微波退火4P300s + 1P600s (3200W300秒+ 600W600秒) 具有最佳的電性表現。

表二、在不同退火條件下元件阻值、S.S、 $I_{on/off}$ 比及 V_{th} 值

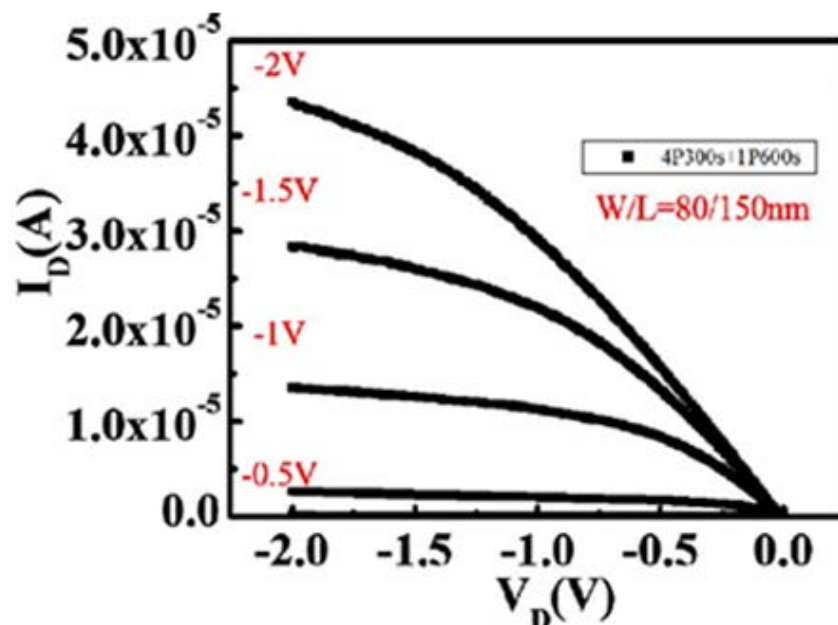
	$R_s(\text{ohm/sq.})$	$V_{th}(\text{V})$	SS (mV)	$I_{on/off}$
4P300s	740	-0.24	-97.6934	2.024×10^6
4P300s + 1P200s	538	-0.32	-96.723	2.139×10^6
4P300s + 1P400s	475	-0.38	-96.142	2.113×10^6
4P300s + 1P600s	436	-0.15	-92.5926	2.203×10^6



圖六、不同退火條件P-MOS之ID-VG曲線

圖7為兩步驟MWA (3200W300秒+ 600W600秒) 元件的ID-VD曲線。由此圖可得，當VG介於-0.5 V和-2 V時，該元件是可運行的。ID-VD曲線表明在不同偏壓情況下，單獨輸出電流高於 1×10^{-5} A。此外，兩步驟MWA的元件有正常的場效應電晶體工作能力，並具有良好的線性區及飽和區。由其ID具有良好的線性表現可知，其元件串聯電阻低，且Schottky junctions將不會發生。因此，明顯地MWA可以在離子佈植後有效活化其摻雜。

表3為比較固有退火方式和MWA流程。快速熱退火 (RTA) 方法用於在加熱期間減少摻雜物的擴散，其中最常見的是lamp and laser退火 [3]。Spike and flash 退火也使用高退火溫度和短退火時間。使用Spike and flash 退火的製程，其活化程度相當高，而超短退火時間可有效抑制擴散行為。然而，這兩種方法皆具有缺點。超高加熱速率可造成熱衝擊而損壞材料的結構，而超短退火時間是不足夠於使非晶層重新結晶，而殘餘的缺陷可能導致漏電流的產生[4]。MWA是一個有效的方法，以符合先進USJs製程，並且具有低的退火溫度和長退火時間的好處。因為微波的熱能是從材料內部產生的，MWA能在低溫下有效活化摻雜物，且摻雜無擴散[5]。



圖七、P-MOS之ID-VD曲線

表三、微波退火與傳統退火方式應用於超淺界面

ultra-shallow junctions Technology	Implantation (ultra-shallow junctions)	Annealing	Advantages	Disadvantages
typical	Ge+C+B	Spike Flash Laser	High throughput	1.High temperature 2.High cost •with C implantation •Low yield (thermal shock) •High annealing machine cost
MWA	Ge+B	Microwave + Microwave	1.Low temperature 2.Low resistivity 3.Low cost •without C implant. •high yield(no thermal shock) •low annealing machine cost	Medium throughput

此論文結果顯示兩階段微波退火對於矽晶圓摻雜物的活化及非晶層的重新結晶成長有顯著的效果。

參考文獻

1. Agarwal, A., Gossmann, H. J., Eaglesham, D., Pelaz, L., Jacobson, D., Haynes, T., Erokhin, Y.E. (1997) 'Reduction of transient diffusion from 1–5 keV Si⁺ ion implantation due to surface annihilation of interstitials', *Appl. Phys. Lett.*, Vol. 71, p.3141.
2. Pawlak, B., Vandervorst, W., Smith, A., Cowern, N.E.B., Colombeau, B. (2005) 'Enhanced boron activation in silicon by high ramp-up rate solid phase epitaxial regrowth', *Appl. Phys. Lett.*, Vol. 86, p.101913.
3. Pelaz, L., Jaraiz, M., Gilmer, G.H., Gossmann, H.-J., Rafferty, C.S., Eaglesham, D.J. and Poate, J.M. (1997) 'B diffusion and clustering in ion implanted Si: the role of B cluster precursors', *Appl. Phys. Lett.*, Vol. 70, p.2285
4. Hsueh, F.K., Lee, Y.J., Lin, K.L., Current, M.I., Wu, C.Y. and Chao, T.S. (2011) 'Amorphous-Layer Regrowth and Activation of P and As Implanted Si by Low-Temperature Microwave Annealing', *IEEE Electron Device Lett.*, Vol. 58, p.2088.
5. Yamaguchi, T., Kawasaki, Y., Yamashita, T., Yamamoto, Y., Goto, Y., Tsuchimoto, J., Kudo, S., Maekawa, K., Fujisawa, M. and Asai, K. (2010) 'Low-resistive and homogenous NiPt-silicide formation using ultra-low temperature annealing with microwave system for 22nm-node CMOS and beyond', *International Electron Devices Meeting, San Francisco, USA, 6–8 December*, pp.576–579.