

## 銅錳合金於鈦金屬墊層上之阻障特性研究

蘇映先、吳偲安、吳家揚、王英郎、李文熙\*

國立成功大學電機系

leewen@mail.ncku.edu.tw

IEEE Transactions on Device and Materials Reliability, Vol. 15, No. 1, p. 47 (2015)

**在**本研究中，作為應用於次世代銅導線製程的阻障層，我們調查了銅錳合金

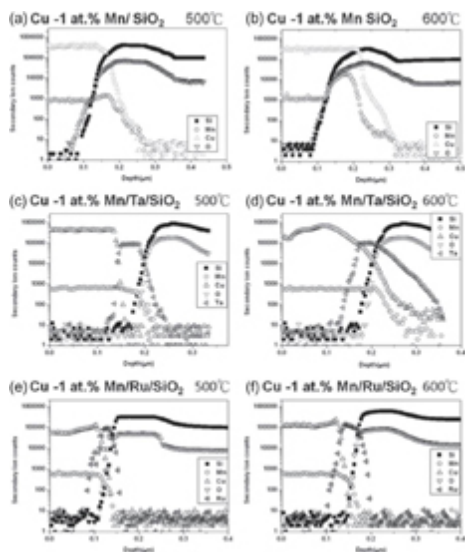
(CuMn alloy)在鈦(Ru)金屬墊層上的阻障特性。許多文獻提出<sup>[1-4]</sup>：銅錳合金在經過450 °C的退火之後，可以在銅錳與二氧化矽基板之間自我形成一層抵抗銅擴散的阻障層。然而，為了達成良好的熱穩定性與低電阻值，其銅錳合金製程的退火溫度、時間、以及錳元素的含量都有著嚴格的要求<sup>[5]</sup>。有鑑於此，我們提出在銅錳合金底下添加一層鈦或鉭(Ta)的金屬墊層，來增加銅錳合金的熱穩定性以及製程偏差容忍度。



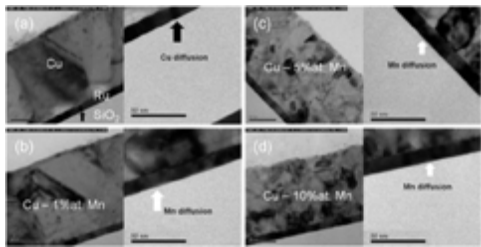
本實驗裡，阻障層材料利用單靶材濺鍍的方式成長在SiO<sub>2</sub>/p-Si (111)的基板上。鈦、鉭、銅錳的厚度分別控制在20、30、以及150奈米。錳元素的含量則被控制在0% - 10%之間。經過30分鐘的快速熱退火後，我們將各個試片進行熱穩定性的測試。

圖一顯示了使用二次離子質譜儀(SIMS)所偵測到三種不同結構的試片經過500 °C 和600 °C退火之後的元素分布。三種試片結構分別為 CuMn/SiO<sub>2</sub>、 CuMn/Ta/SiO<sub>2</sub> 和 CuMn/Ru/SiO<sub>2</sub>，而Mn含量為1%。經由觀察銅元素往下擴散的深度，可以幫助我們判斷該試片阻障特性的優劣。在圖一之中，我們可以觀察到，經過500 °C 的退火，銅元素皆有擴散進入二氧化矽層的現象產生。然而，在圖一(d)之中，即使經過600 °C 的退火，銅元素仍然沒有擴散進入二氧化矽層。此結果與圖二的電子顯微鏡照片相吻合。銅錳合金於鈦金屬墊層上之所以可以成功阻擋銅金屬的擴散，乃因為錳金屬先行進入鈦金屬的晶界當中，阻擋了銅元素的擴散路徑，所以提升了該結構的阻障特性。圖二則顯示了不同錳元素含量的CuMn/Ru/SiO<sub>2</sub> 試片經過退火之後的穿透式電子顯微鏡照片。我們可以觀察到，在沒有添加錳元素時，在鈦金屬與二氧化矽之間觀測到銅元素的存在，說明純鈦金屬墊層並沒有辦法阻擋銅的擴散。再增加銅錳合金中錳元素的含量之後，阻障特性有明顯的提升。在圖二(b)(c)(d)，在鈦金屬與二氧化矽的界面當中，並沒有觀察到銅元素的存在，取而代之的是錳元素。比較圖一與圖二之後，我們可以發現在錳元素含量為1%的狀況下，CuMn/Ta 的結構並無法阻擋銅的擴散，然而CuMn/Ru卻成功阻擋了銅的擴散。此乃因為鈦金屬當中的擴散路徑少於鉭金屬當中的擴散路徑所致。即使錳金屬含量減少，也能有效填滿鈦金屬當中的擴散路徑。

本研究結果指出，在有鈦墊層的情況下，錳元素的含量將有更寬的製程容許範圍。因為錳的導電度較銅來的低，因此錳元素含量減少同時也可以降低金屬導線當中的電阻值，如此將有利於達到金屬導線的規格要求和接下來的電鍍製程作業。總結來說，於銅錳合金底下添加一層鈦金屬墊層，不僅能增加阻障層的阻障特性，也能提升整體元件的電性。



圖一 二次離子質譜儀探測到的 (a) (b) CuMn/SiO<sub>2</sub>, (c) (d) CuMn-Ta/SiO<sub>2</sub>, (e) (f) CuMn-Ru/SiO<sub>2</sub> 試片經過500 °C 和600 °C退火之後的元素分布。



圖二 CuMn/Ru/SiO<sub>2</sub> 試片在不同錳元素含量下經過500 °C退火之後的剖面穿透式電子顯微鏡觀察。

#### 參考資料：

- [1] J. Koike and M. Wada, "Self-forming diffusion barrier layer in CuMn alloy metallization," Appl. Phys. Lett., vol. 87, no. 4, 2005, Art. ID. 041911.
- [2] J. Iijima, M. Haneda, and J. Koike, "Growth Behavior of self-formed barrier using CuMn alloys at 350 to 600 °C," in Proc. IEEE Int. Interconnect Technol. Conf., 2006, pp. 155–158.
- [3] T. Usui et al., "Highly reliable copper dual-damascene interconnects with self-formed MnSixOy barrier layer," IEEE Trans. Electron Devices, vol. 53, no. 10, pp. 2492–2499, Oct. 2006.
- [4] J. Koike, M. Haneda, J. Iijima, and M. Wada, "Cu Alloy metallization for self-forming barrier process," in Proc. IEEE Int. Interconnect Technol. Conf., 2006, pp. 161–163.
- [5] M. Haneda, J. Iijima, and J. Koike, "Growth behavior of self-formed barrier at CuMn/MSiO<sub>2</sub> interface at 250–450 °C," Appl. Phys. Lett., vol. 90, no. 25, Jun. 2007, Art. ID. 252107.