

分枝殘段共地架構實現具有寬止帶的微小化寬頻帶通濾波器

洪茂峰*¹, 林文正²

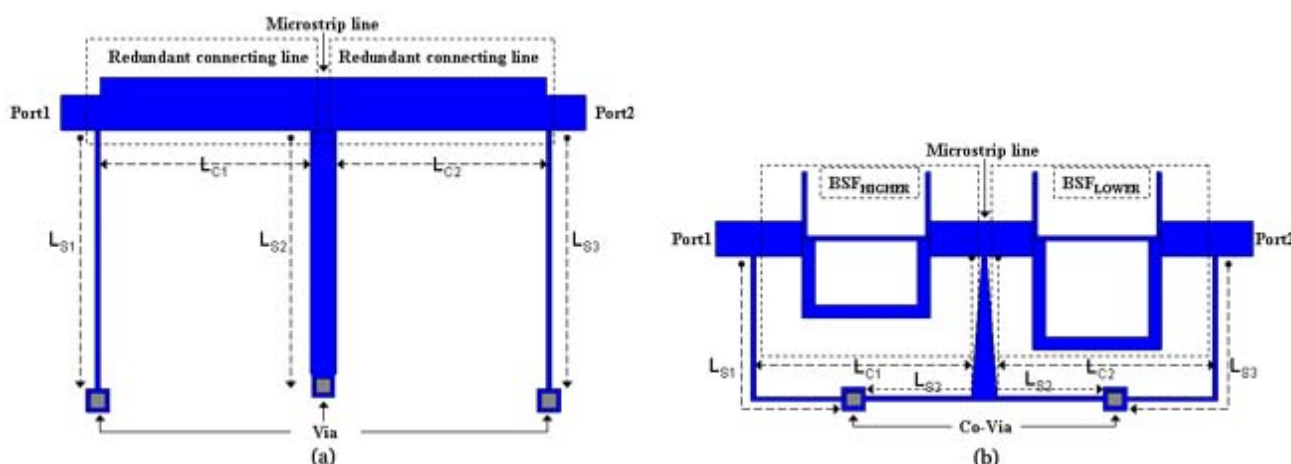
¹國立成功大學電資學院副院長、²國立成功大學電機資訊學院微電子工程研究所

mphoung@eembox.ncku.edu.tw

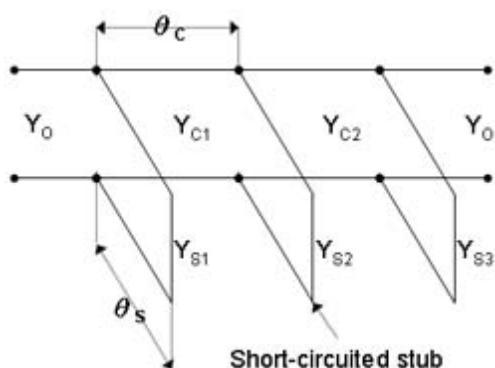
Progress In Electromagnetics Research C, Vol. 5, 45-55, October 2008.

由

於寬頻無線通訊的發展，近年來，寬頻帶通濾波器著重在微小化以及止帶特性的表現。寬頻系統的發展，更促使濾波器的設計變得格外重要。直到今天，相關的文獻已經提出許多，但是多半的設計都有以下的缺點，不外乎由於串接額外電路造成的尺寸變大，以及為了尺寸小化所形成的彎折電路卻造成傳輸損耗加大等缺失。雖然使用殘段與傳輸線所構成的寬頻濾波器已經被提出，這個方法使用了短路殘段交替搭配兩倍長度的非無效傳輸線來構成。而在本文中，為了尺寸的微小化，則採用了短路殘段交替搭配同樣兩倍長度的無效傳輸線來構成，如圖 1(a) 所示，另一方面，則充分利用無效傳輸線改以殘段止帶濾波器架構來取代，進而在寬頻帶通濾波器的實現下，進一步有效針對頻外止帶特性做了內嵌電路如圖 1(b) 所示。而所提出的共地架構基於阻抗轉換理論可藉由分枝殘段來達成。在這樣的設計方法之下，不但減少了電路尺寸的大小，也避免了複雜的曲折架構建立在傳輸線上對電路通帶特性所產生的損耗影響。



圖一、電路架構 (a) 寬頻帶通濾波器 (b) 以殘段帶止濾波器取代無效傳輸線所形成之分枝共地架構寬頻帶通濾波器。

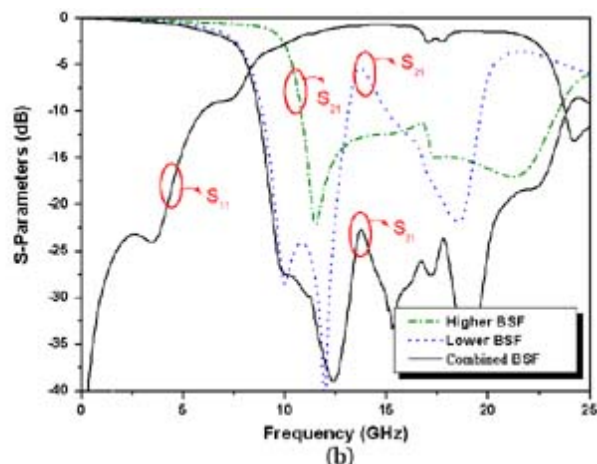
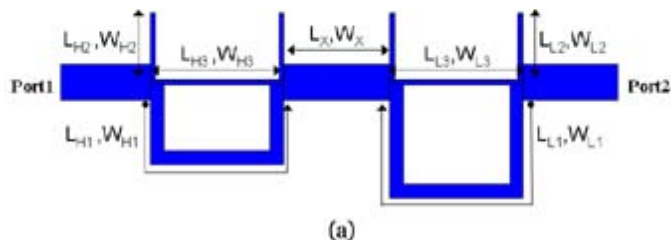


為了抑制不需要的諧波響應，比起一般利用串接額外電路來達成通帶外寬止帶的實現，讓無效傳輸線有效地利用來建立帶止濾波器的方式大大的減少了需要的額外電路尺寸。以電路模型為基礎，三階短路殘段濾波器的電路模型建立如圖 2 所示。短路殘段的特性導納表示為 Y_{S1} 、 Y_{S2} 和 Y_{S3} ，而無效傳輸線的特性導納表示為 Y_{C1} 和 Y_{C2} ，終端導納表示為 Y_0 。無效傳輸線的電器長度 θ_c 等於短路殘段的電器長度值 θ_s ，而針對無效傳輸線與短路殘段的共振頻率在 4 GHz 時，這些電氣長度值被選擇為 $\theta_c = \theta_s = 45^\circ$ 。為了得到我們需要的電路特

圖二、三階短路殘段帶通濾波器的電路模型。

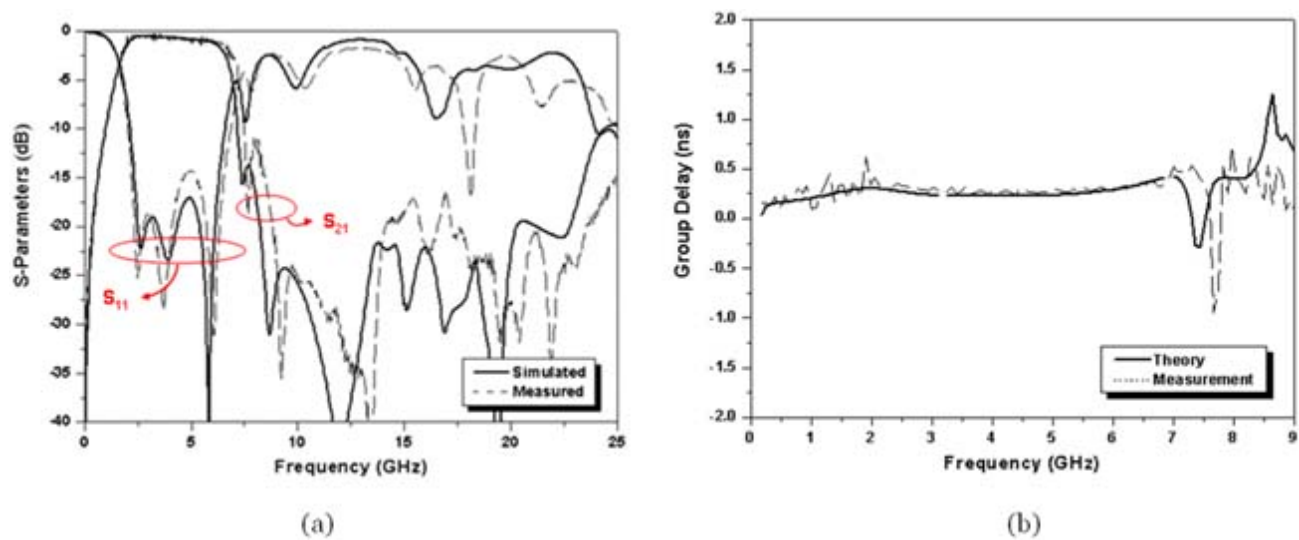
構我們所需要的電路特性，微帶線寬頻帶通濾波器的中心頻率設計在 4 GHz，比例頻寬 (FBW) 為 120%，所採用的基板為 FR4 基板 (其介電長數為 4.4，基板厚度為 0.8 mm)。

性，所有的相關參數計算得知如下，無效傳輸線與短路殘段的特性導納 $Y_{S1} = Y_1 = Y_{S3} = Y_3 = 0.0087\Omega^{-1}$ ， $Y_{S2} = Y_2 = 0.0164\Omega^{-1}$ ，以及 $Y_{C1} = Y_{1,2} = Y_{C2} = Y_{2,3} = 0.0258\Omega^{-1}$ 。為了建



圖三、結合式帶止濾波器的 (a) 電路架構 (b) 模擬結果。

為了完成更為陡峭的截止頻率響應，更多階數的電路是必要的，但是增加了電路階數相對也會增加了通帶中伴隨的訊號損耗以及增加了電路的尺寸。結合式的帶止濾波器架構如圖 3(a) 所示。在本文中，將採用一個非一致性的帶止濾波器架構以獲得不同的諧振頻率。為了在不增加太大尺寸的條件下 (如果採用一致性的帶止濾波器架構可能就需要更大的電路設計尺寸) 產生低頻段的陡峭止帶電路行為，所提出的低頻段陡峭帶止架構 (LBS) 的單一波長線段 L_{L1} 不同於高頻段寬止帶架構 (HBS) 的單一波長線段 L_{H1} 。也就是說，每個線段將被設計在止帶中心頻率 15.2GHz，除了 L_{L1} 是被設計在 12.2GHz。這樣在避免電路尺寸增加太多的情況之下，將有效的利用多頻帶共振的設計方式達到低頻帶具有陡峭的帶止電路特性，因此，所提出的結合式帶止濾波器達到了尺寸的縮小以及針對任何整合微波電路都獲得更高的設計自由度。這樣的一個結合式非一致性帶止濾波器的電路特性如圖 3(b) 所示具有寬頻止帶以及止帶低頻端良好的選擇性。此外，以阻抗分配理論為基礎，短路殘段 L_{S1} , L_{S3} 也被設計為 90 度彎角架構來配合中間的分枝短路殘段 L_{S2} 做分枝共地的新架構。因此，所提出的濾波器架構藉由此分枝殘段共地的觀念達到了更大的電路配置自由度，也大大縮小了電路尺寸。不僅縮小了至少 70% 的電路尺寸，更減少了傳統共地結構針對傳輸線作複雜曲折所造成的傳輸損耗。此外，我們也能夠利用中間殘段漸進阻抗的設計來做為寬頻帶頻寬的微調來增加整體電路特性的可控性。



圖四、所提出的寬頻帶帶通濾波器之 (a) 模擬與量測的S 參數特性圖 (b) 模擬與量測的群速延遲圖

圖 4 呈現的是所提出的寬頻帶帶通濾波器 S 參數和群速延遲的模擬和量測結果。所提出的濾波器有良好的頻帶內特性，介入損低於 1.5 Db，而在通帶 1.95–6.25 GHz 的反射損也至少都有 15 dB。頻帶外的電路特性表現也有很好的抑制，大於 20 dB 的抑制至少也都維持到 20.3 GHz，並且具有良好的群速延遲，寬頻通帶內的群速延遲都小於 0.15 ns。針對中心頻率設計在 4 GHz，基板為介電常數 4.4 而基板厚度為 0.8mm 的 FR4 板下，所提出的帶通濾波器電路尺寸也僅為 19.5 mm × 10 mm。一個具有良好抑制的寬頻帶帶通濾波器備設計且實現在本文。本文之寬頻帶帶通濾波器在電路理論的基礎下搭配全波電磁模擬軟體所建構。實作的濾波器之實驗結果跟所設計的規格也達到很高的一致性。整體來說，本文所提出的寬頻帶帶通濾波器呈現出寬通帶、低介入損，平坦的群速延遲以及良好的頻帶外特性。因此，本電路架構由於其小尺寸的設計以及良好的電路特性，將適用於許多無線寬頻的電路系統中。