

# 熱載子導致之介面狀態其分佈對於0.35微米n型橫向擴散金氧半電晶體其線性汲極電流退化之研究

陳志方\*、李佳勸

國立成功大學電機資訊學院微電子工程研究所

jfchen@mail.ncku.edu.tw

Applied Physics Letters, Vol. 92, pp. 103510, March 2008

本文所使用之元件為n型橫向擴散金氧半電晶體，此元件是由相容於0.35微米之CMOS製程所製造，元件的結構圖如圖1(a)，元件的通道區域(Lch)、累積區域(Lacc)、與靠近汲極的隔絕區域(Lsp)亦標示於圖1(a)。此元件具有如下之特性：閘極(gate)氧化層厚度為30奈米，多晶矽閘極長度為0.8微米，閘極與汲極的操作電壓均為12 V。為了探討熱載子對元件造成的損傷，本實驗把元件的源極(source)與基極(bulk)接地，然後對汲極施以13.2 V定電壓進行加壓測試，此測試是在室溫下進行，閘極的電壓為3 V至11 V，加壓測試時間是3000秒。在測試的過程中，元件的線性汲極電流與起始導通電壓(threshold voltage)定期的被監測，而且電荷幫浦電流(charge pumping current)也被量測，由電荷幫浦電流的量測結果，可以分析元件在Si/SiO<sub>2</sub>之介面狀態密度(interface state density)，圖1(b)是電荷幫浦電流的量測示意圖。



除了線性汲極電流與電荷幫浦電流的量測結果，我們也使用製程模擬軟體(TSUPREM4)與元件模擬軟體(Medici)對元件進行模擬，接下來將會藉由嚴謹地分析實驗的量測結果與模擬結果，探討熱載子造成元件線性汲極電流退化之物理機制。

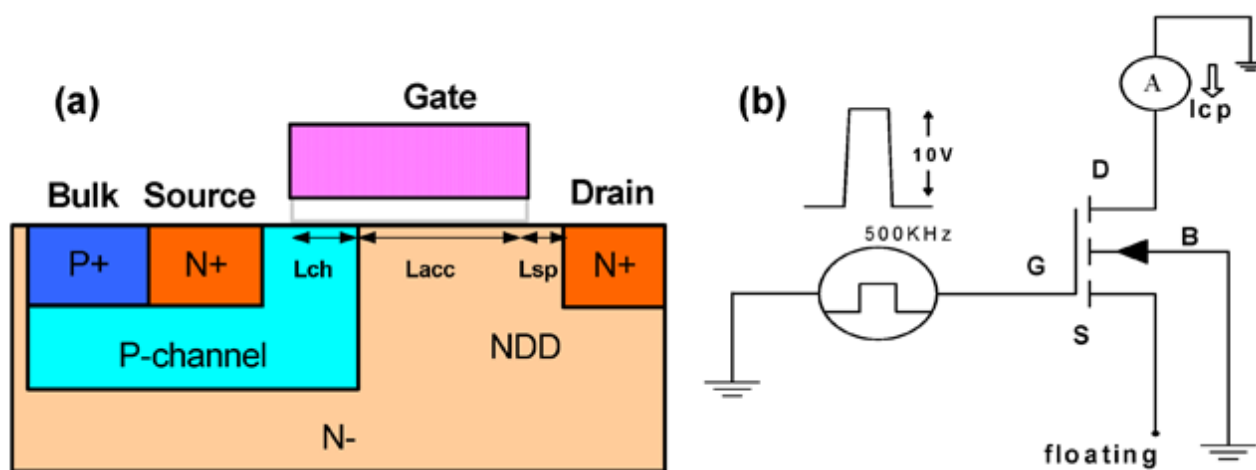


圖1、(a)本文所使用元件之結構圖，(b)電荷幫浦電流的量測示意圖。

圖2(a)為元件之線性汲極電流、起始導通電壓偏移與加壓測試時間的關係圖，實驗結果顯示閘極電壓較高時，元件之線性汲極電流退化會較大，而當閘極電壓為3 ~ 9 V時，起始導通電壓偏移很小(小於5 mV)，顯示元件的Lch區域損傷很小，大部份的損傷是在Lacc與Lsp區域中，然而當閘極電壓為11 V時，起始導通電壓偏移卻大於10 mV，顯示元件的損傷區域有移至Lch區域的趨勢。圖2(b)為元件之基極電流與閘極電壓的關係圖，因為在高的閘極電壓(閘極電壓為12 V)時，基極電流並沒有增加的現象，此結果顯示本元件之Kirk effect並不明顯，因此在以下的分析中，Kirk effect對元件退化之影響並不列入考慮。

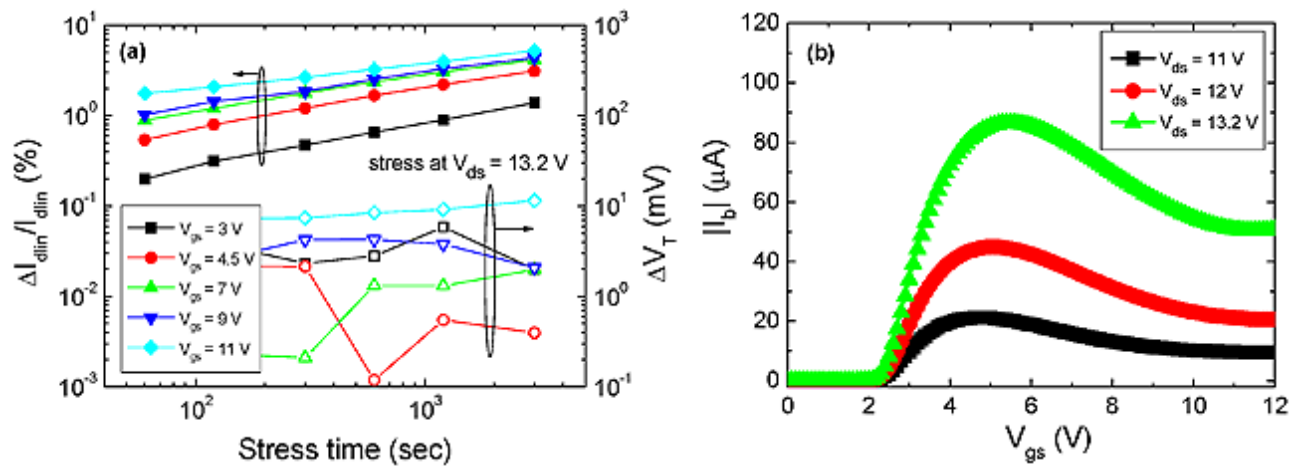
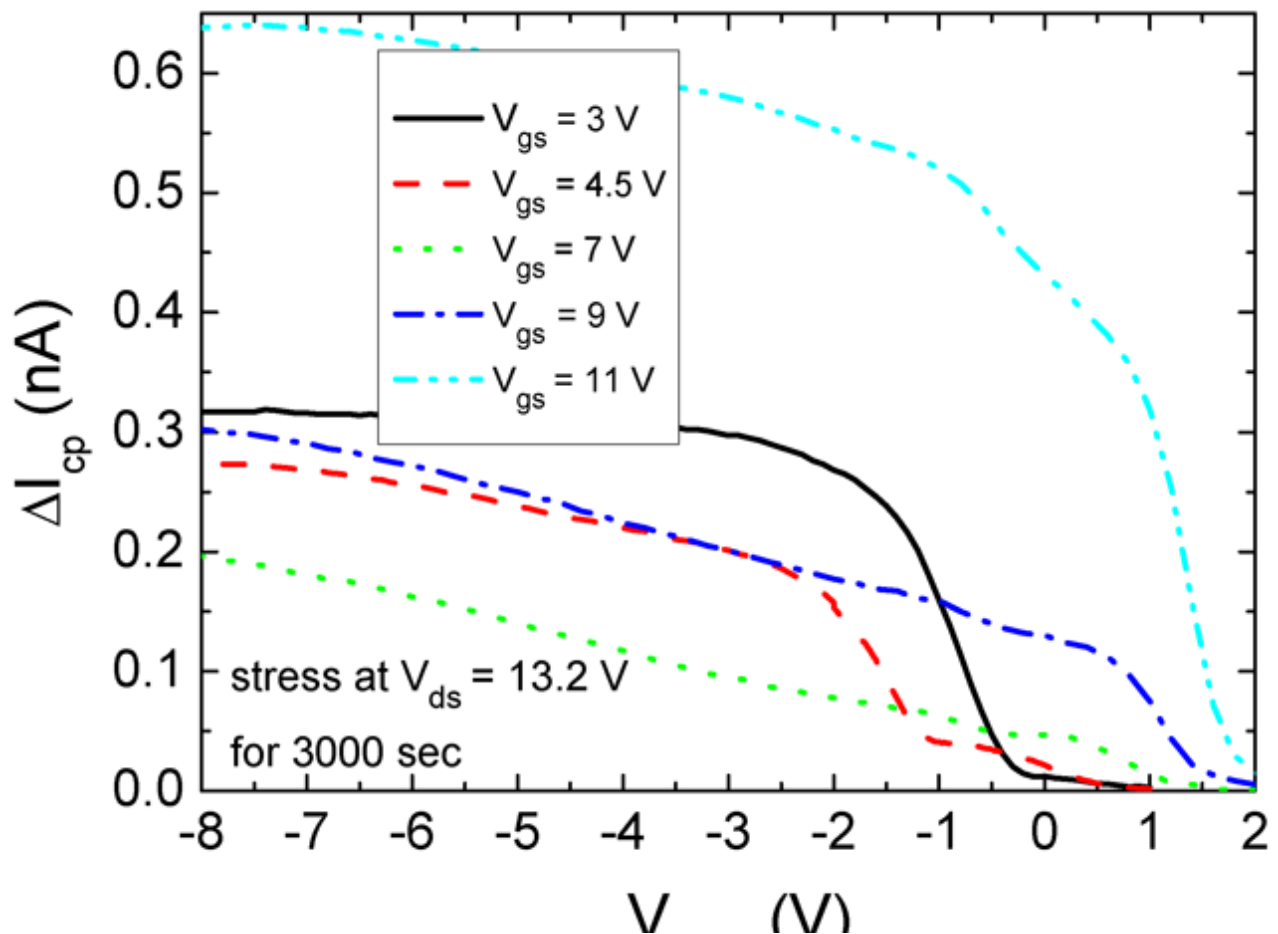


圖2、(a)元件之線性汲極電流、起始導通電壓偏移與加壓測試時間的關係圖，(b)元件之基極電流與閘極電壓的關係圖。

為了研究元件退化之物理機制，圖3呈現元件在加壓測試3000秒後，電荷幫浦電流之增加情形，而為了能進一步分析元件的介面狀態密度，我們藉由模擬之結果，可求出元件在Lch、Lacc、與Lsp區域的起始導通電壓與平帶電壓(flat-band voltage)分佈，結果如圖4所示。綜合圖3與圖4之結果，可得知當Vbase為0.5 V時，電荷幫浦電流之增加是由Lch區域的損傷所導致，而當Vbase為-2 V時，電荷幫浦電流之增加是由Lch區域加上Lacc區域的損傷所導致，而當Vbase為-8 V時，電荷幫浦電流之增加是由Lch區域、Lacc區域再加上Lsp區域的損傷所導致，因此經由分析圖3與圖4之結果，可驗證當閘極電壓為3~9 V時，元件的損傷位置確實是在Lacc與Lsp區域中，然而當閘極電壓為11 V時，雖然元件大部份的損傷仍是在Lacc與Lsp區域中，但Lch區域也有不少的損傷出現。



$$V_{\text{base}} \text{ (V)}$$

圖3、元件在加壓測試3000秒後，電荷幫浦電流之增加與Vbase之關係圖。

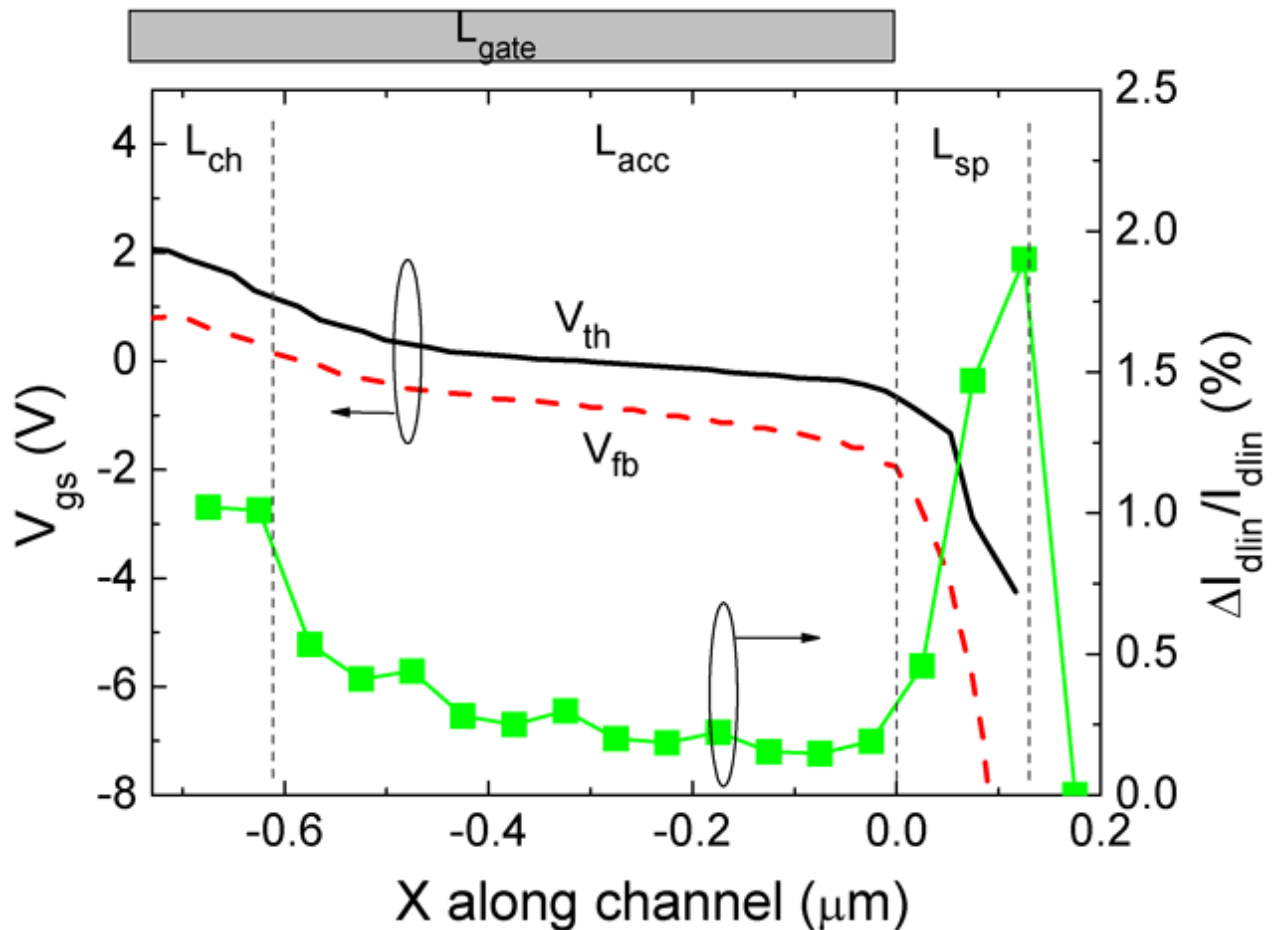


圖4、元件在Lch、Lacc、與Lsp區域的起始導通電壓與平帶電壓分佈，與不同位置之介面狀態對於元件線性汲極電流退化之影響。

因為元件的損傷是分佈在不同的區域，探討不同位置之損傷對於元件線性汲極電流退化之影響有其必要性，因此本研究利用模擬來分析此議題，結果如圖4所示。模擬結果顯示位在Lsp區域的損傷對於線性汲極電流退化有最大之影響，而在Lch區域的損傷對於線性汲極電流退化也有些影響，但位在Lacc區域的損傷對於線性汲極電流退化之影響是最小的。為了驗證上述的論點，圖5分析元件之線性汲極電流退化與Lsp區域介面狀態密度的關係，結果顯示當閘極電壓為3 ~ 9 V時，線性汲極電流退化與Lsp區域介面狀態密度二者之間有單一的關係存在，而當閘極電壓為11 V時，在相同的Lsp區域介面狀態密度條件下，元件有較大的線性汲極電流退化，此為位在Lch區域的介面狀態所造成，進而可證實上述元件退化物理機制的分析。根據圖5之結果，可知元件線性汲極電流退化主要是由位在Lsp區域的介面狀態所主導。

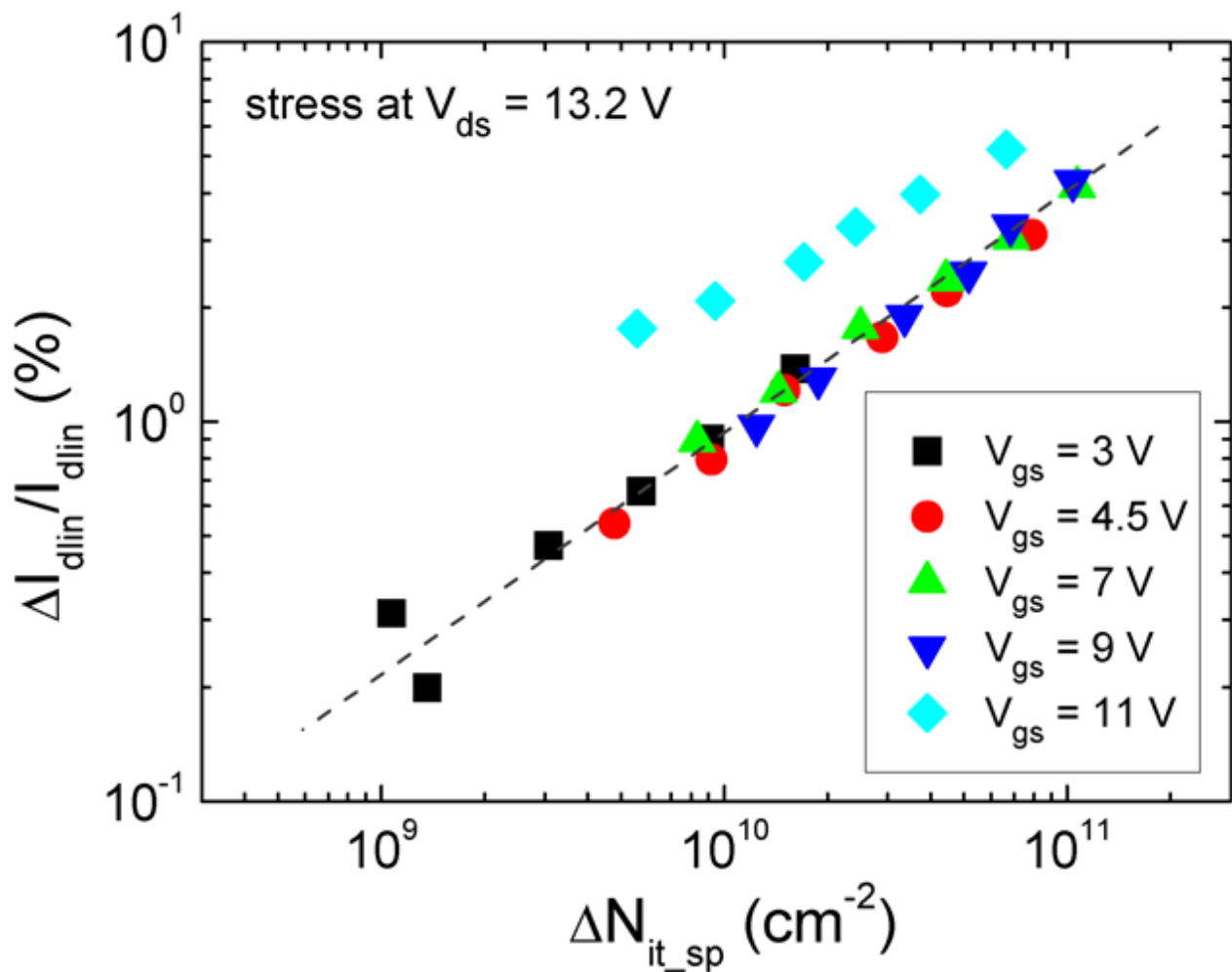


圖5、元件之線性汲極電流退化與Lsp區域介面狀態密度的關係圖。

藉由本文的研究，可明白因熱載子所生成之介面狀態，其位置分佈對於元件線性汲極電流退化之影響，並瞭解造成元件特性退化的物理機制，因此未來在製造橫向擴散金氧半導體時，除了介面狀態密度的大小，介面狀態密度的位置分佈也應加以重視，並列入元件可靠度檢測的項目之一。