

低溫多晶矽薄膜電晶體之動態負偏壓溫度不穩定性之研究

方炎坤*、廖竟淇、江彥廷

國立成功大學電機資訊學院微電子工程研究所

ykfang@eembox.ee.ncku.edu.tw

IEEE Electron Device Letters, Vol. 29, No. 5, pp. 477-479, May 2008.

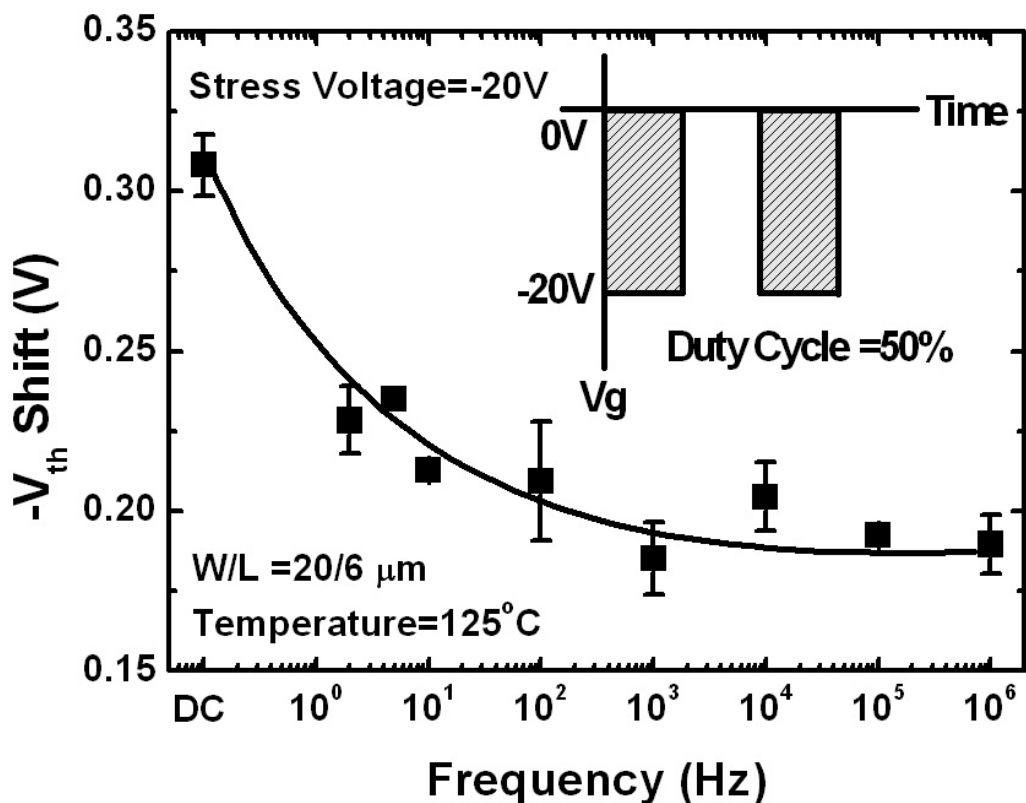
製

作於玻璃基板上之低溫多晶矽薄膜電晶體正廣泛應用於主動式液晶顯示矩陣。相較於非晶矽薄膜電晶體，低溫多晶矽薄膜電晶體擁有較高之電子遷移率及較佳之可用性。因此，低溫多晶矽薄膜電晶體之可靠度如：負偏壓溫度不穩定性就成為重要之議題。傳統上使用直流量測來評估負偏壓溫度的不穩定性。然而，直流量測所產生之回復現象會低估操作於交流模式下之元件生命週期。因此，使用動態不穩定性量測可得較為準確評估生命週期；但相關研究卻尚付之闕如。本篇首次報導低溫多晶矽薄膜電晶體在動態不穩定性偏壓應力施加下之行為及其相關機制。

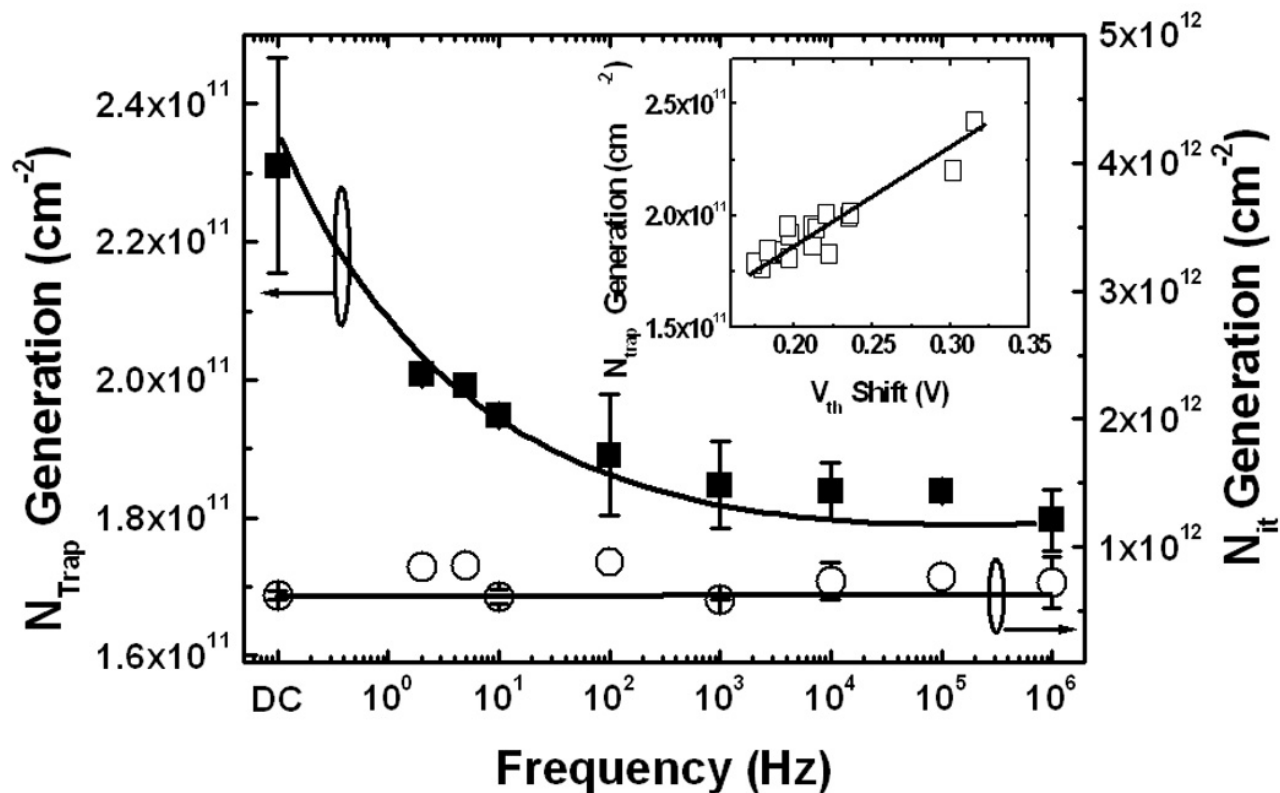


圖一為動態以及穩態負偏壓應力施加下臨限電壓偏移與應力施加時間之關係圖。為求比較之準確性，動態負偏壓應力施加時間設為1000秒，而靜態應力施加時間為500秒。由圖可見，靜態負偏壓應力以及較低頻率之動態偏壓應力會造成較嚴重之元件退化，同時，臨限電壓偏移量隨頻率降低而逐漸增加。這種頻率關係不同於吾人在傳統金氧半電晶體所觀察到的。由於動態應力之等效應力施加與回復時間相同，傳統金氧半電晶體之負偏壓溫度不穩定性與頻率並無相關。圖二為靜態與動態負偏壓溫度應力施加後晶粒邊界缺陷之密度與頻率之關係。經由Levinson 與 Proano所提出之方法，透過驅動電流(I_d)與閘極電壓(V_g)之間的關係可萃取出晶粒邊界缺陷之密度。晶粒邊界缺陷之密度明顯地與臨限電壓有相同之頻率響應(如圖二插圖所示)。另一方面，圖二同時表示經由次臨界擺幅所求得之介面缺陷密度與頻率之間的關係，萃取之方法如方程式(1)所示。其中 K , T , 以 C_{ox} 分別為波茲曼常數、溫度以及閘極介電層之電容。

$$N_{it} = \left[\left(\frac{S}{\ln 10} \right) \left(\frac{q}{kT} \right) - 1 \right] \left(\frac{C_{ox}}{q} \right) \quad (1)$$



圖一：動態以及穩態負偏壓應力施加下臨限電壓偏移與應力施加時間之關係圖。



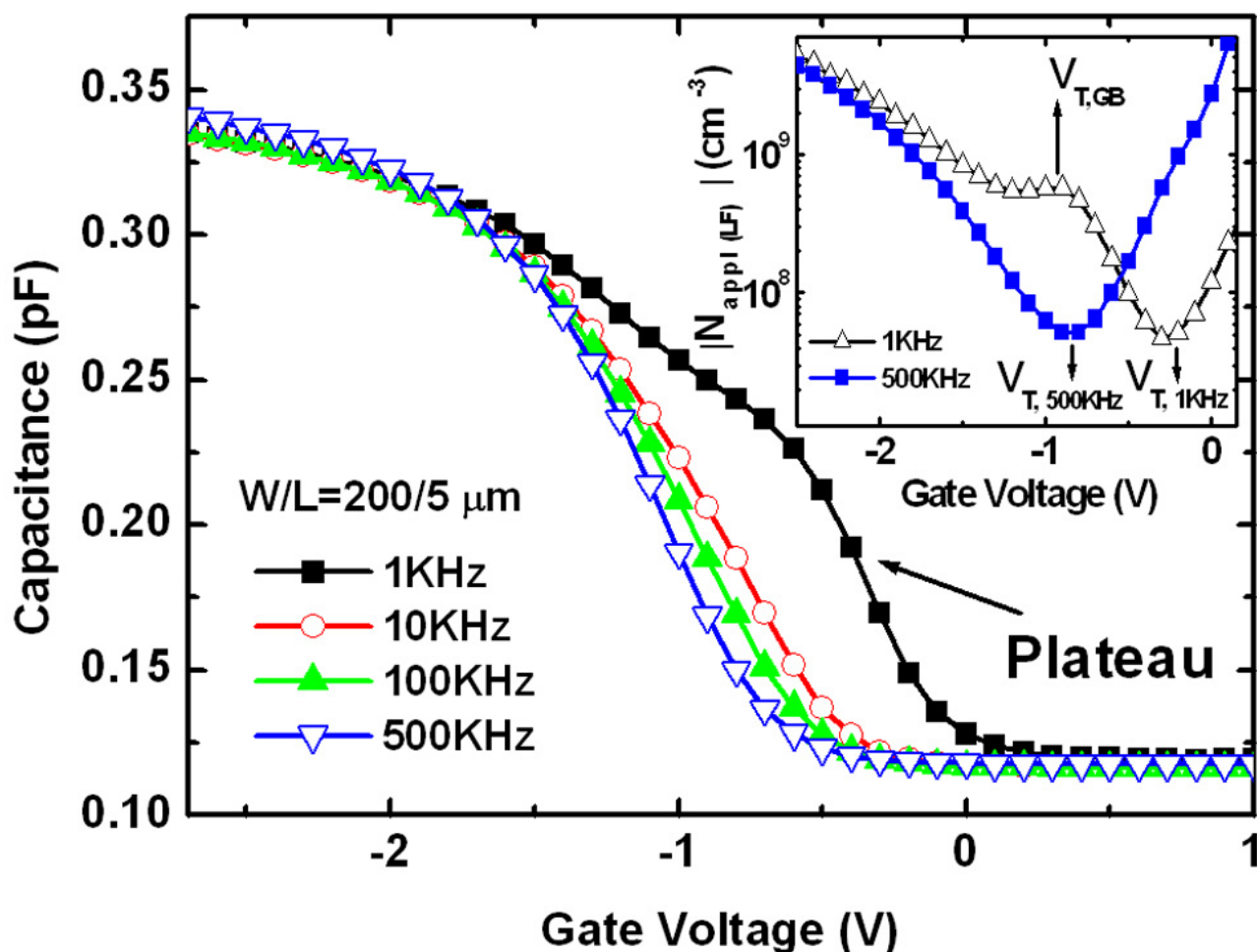
圖二：靜態與動態負偏壓溫度應力施加後晶粒邊界缺陷之密度與頻率之關係

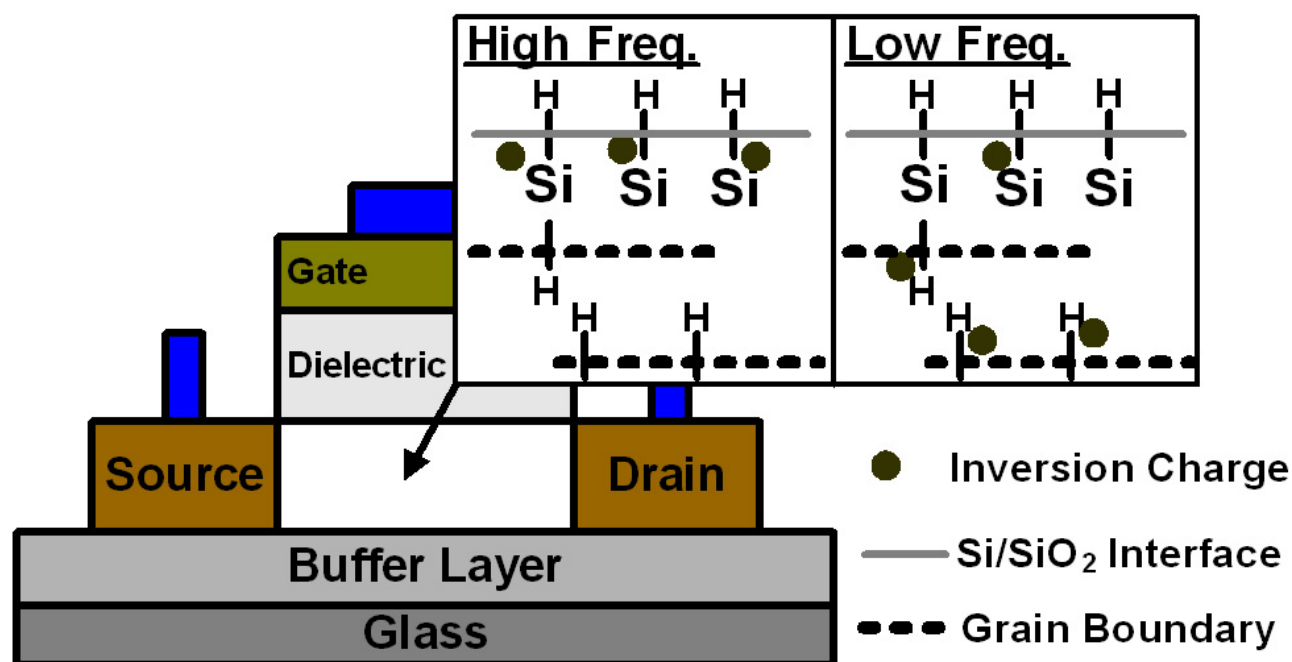
如圖所示，和晶粒邊界缺陷密度不同，介面缺陷密度與頻率並無明顯之關連。根據圖一與圖二之結果，吾人所觀察到的動態負偏壓溫度不穩定性之頻率特性應是受晶粒邊界缺陷之頻率所主導。

進一步，吾人對面積為 $1000 \mu\text{m}^2$ 之低溫多晶矽薄膜電晶體進行不同頻率下之電容-電壓曲線測量。結果如圖三所示，當頻率減少時，電容-電壓曲線朝正電壓偏移。當頻率非常低時(1000赫茲)，電容-電壓曲線甚至出現平原狀之現象。如圖四中插圖所示，相較於位於晶粒邊界缺陷之載子，價帶電洞擁有較短之反應時間。因此，當元件操作於高頻時，僅有位於矽/二氧化矽介面之反轉載子有能力對量測訊號即時做出反應。另一方面，當頻率低至1000赫茲，位於介面及晶粒邊界之缺陷皆能趕上訊號頻率並產生反轉載子。因此低頻訊號所產生位於晶粒邊界額外之電洞將使電容-電壓曲線產生偏移，甚至於極低頻時產生平原現象。吾人推測此一平原現象肇因自晶粒邊緣缺陷之載子侷限。侷限載子之濃度可經由方程式(2)以及電容-電壓特性萃取。

$$\frac{1}{N_{\text{appl}}(LF)(V_G)} = \frac{q\epsilon_{\text{Si}}}{2} \frac{\partial \left(\frac{1}{C_{LF}^2} \right)}{\partial V_G} \quad (2)$$

其中， ϵ_{Si} 以及 C_{LF} 分別為矽之介電係數以及低頻所量測之電容，而 V_G 為閘極電壓。圖三插圖所示為由圖三以及方程式(2)所萃取出之侷限載子濃度。高頻時，僅觀察到一個反轉點($V_{T, 500\text{kHz}}$)，其對應於位於矽/二氧化矽介面電洞之臨限電壓。低頻時，吾人可以觀察到兩個反轉點 $V_{T, 1\text{kHz}}$ 以及 $V_{T, GB}$ ，分別對應於位於矽/二氧化矽介面之電洞以及晶粒邊界缺陷之電洞。因此，當低頻時，由於擁有足夠之反應時間，晶粒邊界處將產生較多數量之反轉電洞。根據反應-擴散模型(R-D model)，在低頻負偏壓溫度應力施加下，較多之反轉電洞將和矽-氫鍵產生反應最終將造成較為嚴重之臨限電壓偏移。另一方面，由於位於矽/二氧化矽介面之反轉電洞擁有較快之反應時間，不管動態應力之頻率高低，皆能趕上並產生反轉電洞。因此，儘管頻率不同，矽/二氧化矽介面處所造成之臨限電壓偏移量大致相同，如圖二所示。



圖三：面積為 $1000 \mu\text{m}^2$ 之低溫多晶矽薄膜電晶體不同頻率下之電容-電壓曲線

圖四：LTPS TFT的構造截面圖及高低頻動態負偏壓溫度應力施加後氫原子與反轉層中載子作用情形。

總之，低溫多晶矽薄膜電晶體展現不同於傳統金氧半場效應電晶體之頻率響應。由實驗結果得知，低溫多晶矽薄膜電晶體劣化程度隨著動態應力之頻率增加而減少，此頻率響應歸因於晶粒邊緣缺陷較高之反轉時間。因此，評估低溫多晶矽薄膜電晶體之負偏壓溫度不穩定只用傳統靜態量測是不夠的，還需要動態負偏壓溫度可靠度測試才能更準確預測操作於交流模式下元件之生命週期。