

鈔金屬高介電值閘極絕緣層之金氧半場效電晶體中本體缺陷增強閘極引發汲極漏電流之研究

方炎坤*、廖竟淇、江彥廷

國立成功大學電機資訊學院微電子工程研究所

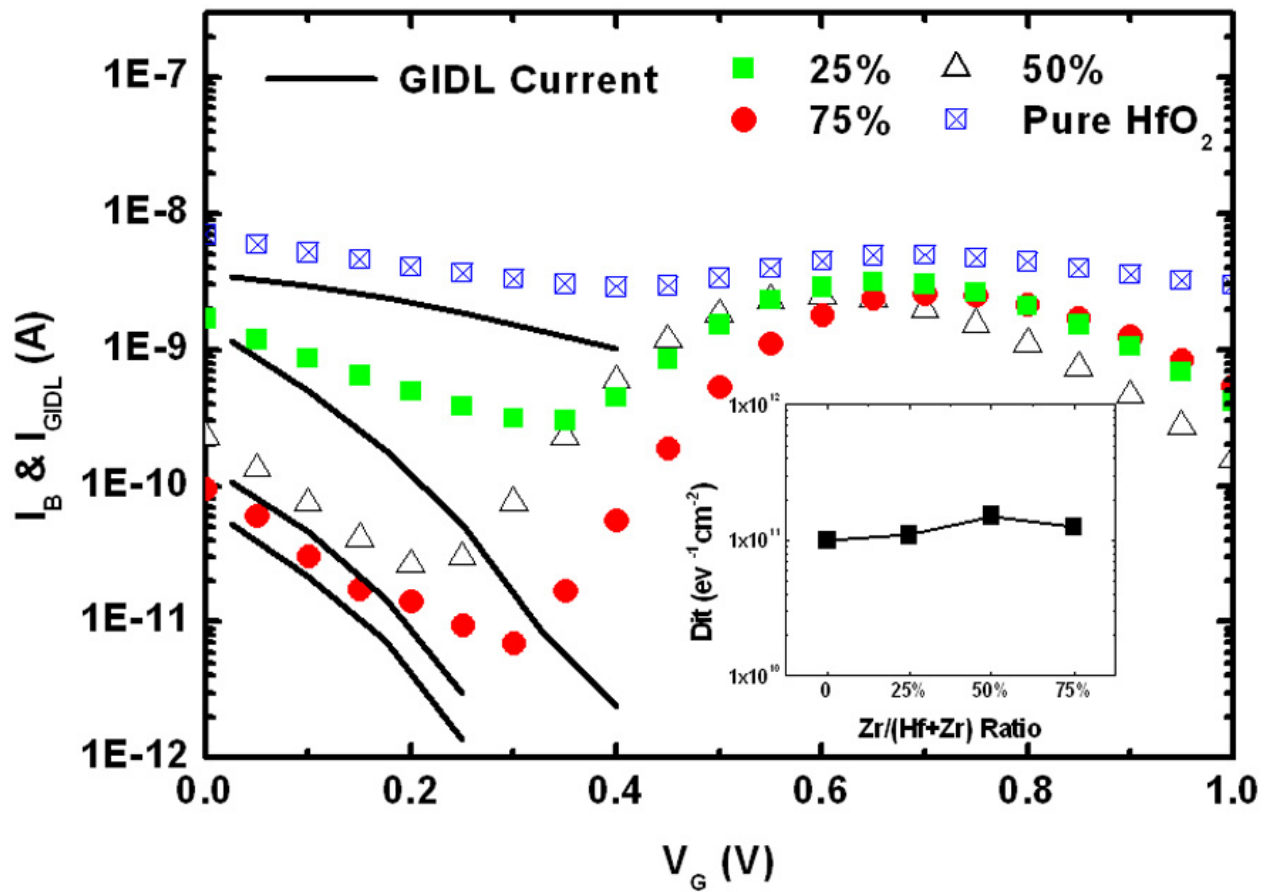
ykfang@eembox.ee.ncku.edu.tw

IEEE Electron Device Letters, Vol. 29, No. 5, pp. 509-511, May 2008.

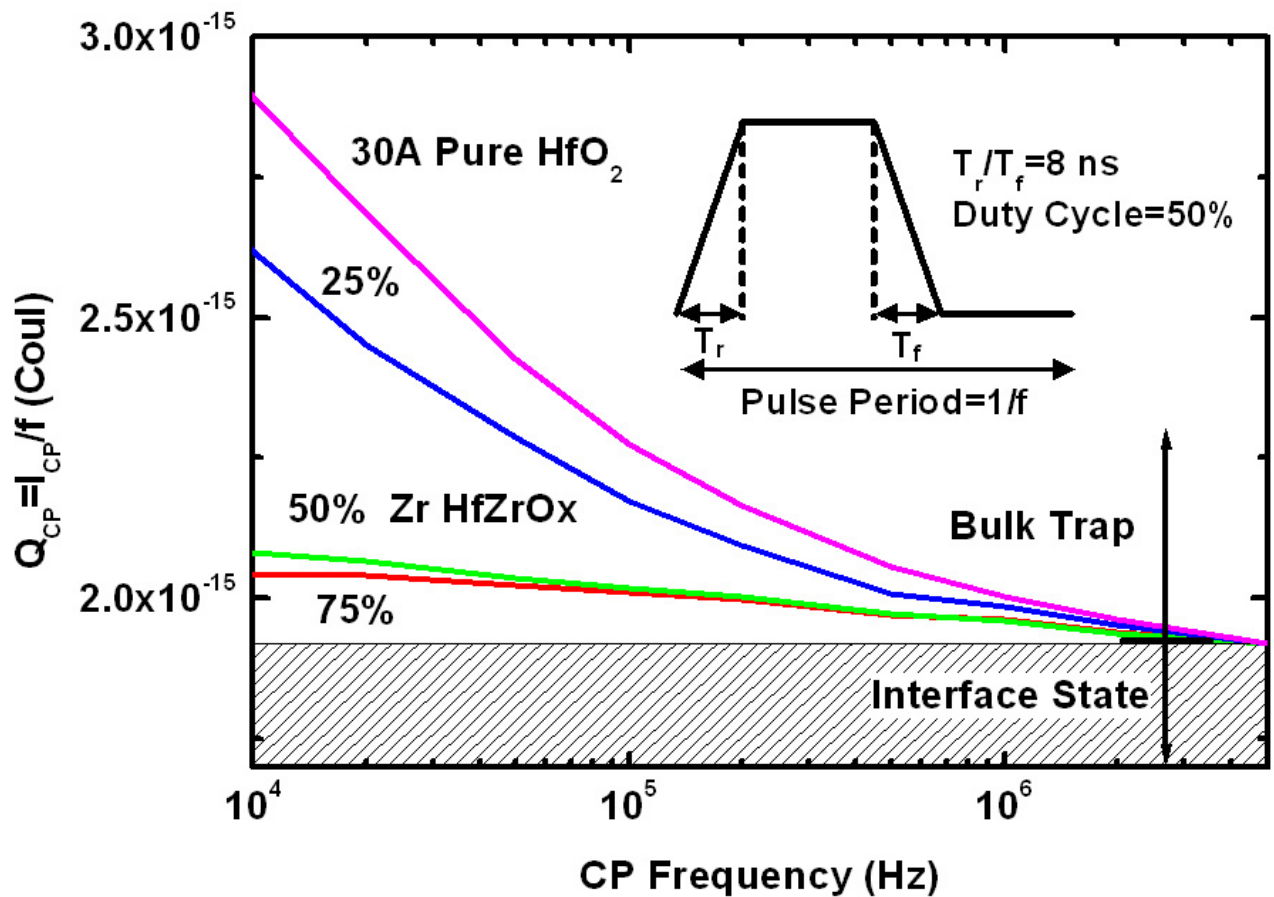
近年來，以鈔(Hf)金屬為基底之高介電係數材料取代傳統二氧化矽作為介電層來降低閘極漏電流已被廣泛研究。然而，大量存在於高介電係數材料中的本體缺陷將同時降低載子遷移率並劣化元件之可靠度。根據研究這些本體缺陷亦會增加元件的閘極引發汲極漏電流(GIDL)。但增加的機制及本體缺陷中的電荷補陷與GIDL電流之間的關係至今仍未被披露。因此，有必須深刻了解高介電係數材料中電荷補陷之機制以降低本體缺陷所增加之閘極引發汲極漏電流(BTE-GIDL)。本篇中，吾人量測含不同鈔(Zr)濃度之鈔金屬基底介電層(HfZrO_x)以及不同介電層厚度元件之BTE-GIDL特性。並根據實驗結果，建立電荷補陷與BTE-GIDL之間的機制。



圖一為HfZrO_x元件以不同閘極電壓偏壓下所量測之基板電流以及其對應之GIDL電流。吾人於圖中觀察到異於傳統鐘型電流曲線之特性，並於低閘極電壓區域量測到額外的基板電流，相信這個額外基板電流係來自於高介電係數元件之BTE-GIDL。此外，於圖一中尚可發現BTE-GIDL電流會隨著Zr參雜濃度增加而下降，但當Zr含量超過50%時，BTE-GIDL電流開時產生飽和的現象。又圖一插圖中所呈現的是使用改變脈波上升下降時間之電荷汲引技術所量測到的介面缺陷密度。由圖中可以發現介面缺陷密度並未隨著Zr參雜濃度增加而改變，暗示Zr參雜並不會破壞介電層與通道間介面之品質。另一方面，介電層中的本體缺陷與Zr參雜濃度呈現強烈相關性。圖二所示為改變脈波頻率之電荷汲引技術所量測到的複合電荷以及介面缺陷密度。其中，所量測到的複合電荷即為本體缺陷之數量。因此，由圖二可以發現本體缺陷是隨著Zr參雜濃度增加而下降的；又值得注意的是，如同BTE-GIDL一般，本體缺陷的降低也在Zr濃度超過50%時達到飽和。由於Zr濃度和BTE-GIDL兩者間的關係和本體缺陷密度趨勢一致，故吾人推斷，Zr參雜可以有效降低鈔基底介電層之本體缺陷密度且進一步抑制BTE-GIDL電流。其原因是Zr參雜至HfO₂薄膜可以有效縮小晶粒同時增加晶粒邊界面積。同時由於氧分子在晶粒邊界中有較高之擴散速率，因此將Zr參雜至HfO₂薄膜中可減少氧缺陷並降低薄膜中的本體缺陷數量。



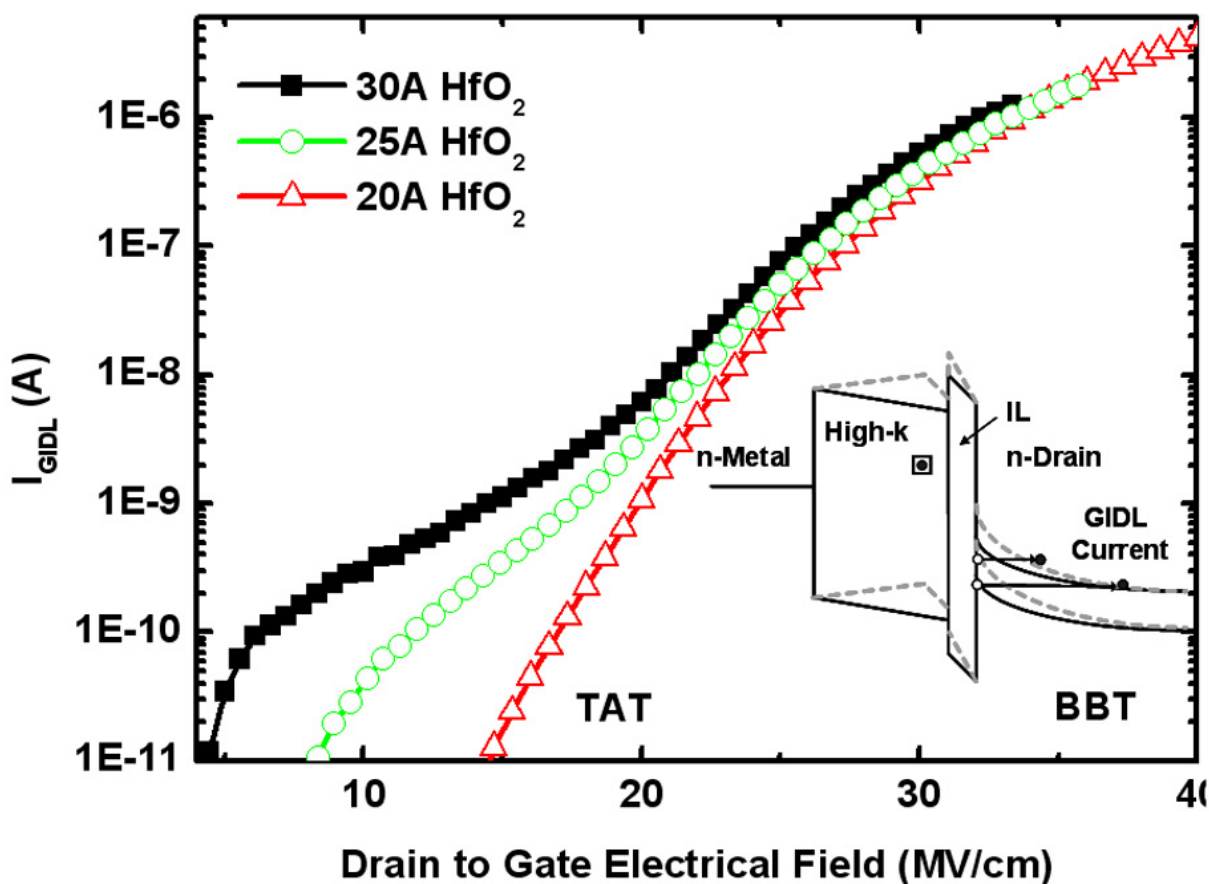
圖一：為HfZrOx元件以不同閘極電壓偏壓下所量測之基板電流以及其對應之GIDL電流。插圖是使用改變脈波上升下降時間之電荷汲引技術所量測到的介面缺陷密度。



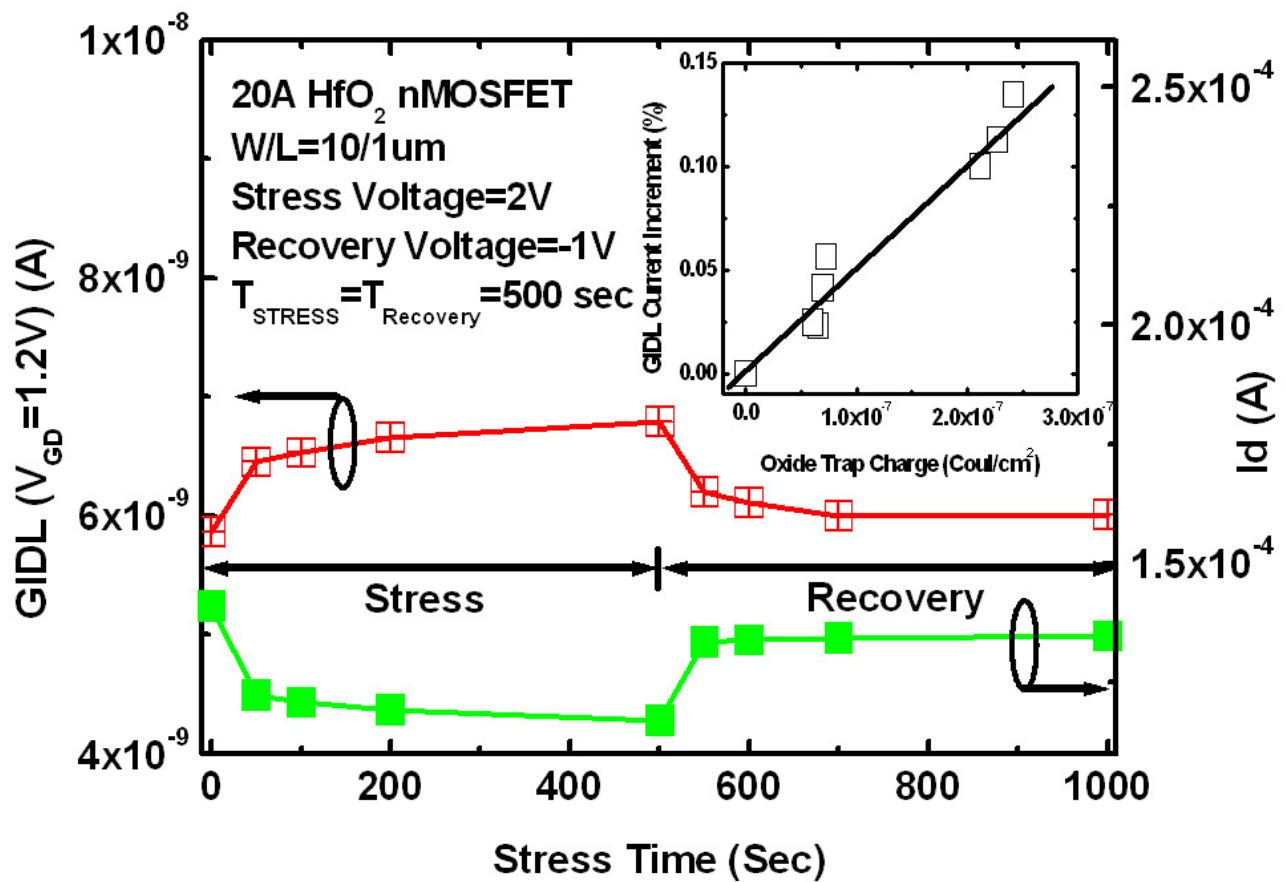
OF Frequency (Hz)

圖二：為改變脈波頻率之電荷汲引技術所量測到的復合電荷以及介面缺陷。

為了進一步了解BTE-GIDL與電荷捕陷之間的關係，吾人又量測不同厚度之二氧化鈦介電層元件之BTE-GIDL特性如圖三所示。吾人以汲極至閘極之電場(E_{DG})作為比較GIDL電流之基準以消除不同介電層厚度所造成電場的影響。一般來言，GIDL電流可以分為高電場以及低電場兩個區域。在高電場時，漏電流來自能帶與能帶間的穿遂行為，因此同電場的條件下與介電層厚度無關。在低電場時，漏電流則主要來自於載子的缺陷輔助穿遂。由於高介電係數薄膜中本體缺陷的數量會隨著介電層厚度減少而降低，因此呈現在圖三的低電場區域中GIDL電流隨厚度減少而降低。根據以上實驗之結果，吾人提出兩個可能之機制來解釋在高介電係數薄膜中電荷捕陷與GIDL電流之間的關係。首先，如圖三插圖所示，在低電壓時(缺陷輔助穿遂區域)，由於位於金屬閘極/界電層之電子的能位障高度高於位於高介電係數界電層/二氧化矽介面的電洞，由閘極穿遂而來的電子將主導高介電係數界電層的電荷捕陷行為。捕陷於介電層中的電子將導致能帶彎曲並縮短穿隧距離而增加GIDL電流。另一可能之機制為位於介電層/高介電係數氧化層介面之缺陷透過缺陷輔助穿遂機制增強GIDL漏電流。



圖三：不同厚度之二氧化鈦介電層元件之BTE-GIDL電流。插圖為元件的能帶圖。



圖四：為GIDL電流及汲極電流與應力施加時間之關係圖。

吾人並進一步研究電壓應力施加後GIDL電流之特性，圖四為GIDL電流及汲極電流與應力施加時間之關係圖。如圖，GIDL電流隨著正偏壓應力施加時間的增加而增加。藉由臨限電壓偏移可求得正偏壓應力所造成之補陷電子數量。圖四插圖顯示GIDL電流與正偏壓應力所造成之補陷電子有強烈之相關性存在，補陷電子造成臨界電壓偏移並增強GIDL電流。

總之，經由詳細研究Zr參雜濃度以及高介電係數介電層厚度對於GIDL電流之影響發現，參雜Zr以及降低介電層厚度可以有效降低本體缺陷並抑制GIDL電流。又GIDL電流隨著正偏壓應力施加而上升。